

CONTENIDO

LECTURA N° 1 DISEÑO BÁSICO DE LAS COMPUTADORAS DIGITALES	1
1.1. Breve historia del diseño básico	1
1.2. Atributos y los wares de las computadoras	4
1.3. Computadoras, conmutadoras y calculadoras	7
1.4. De qué se habla cuando se dice: computadora	7
1.5. Bits: Otras formas de agruparlos	10
1.6. Formato de datos	10
1.7. Actividades para el lector	12
1.8. Lecturas adicionales recomendadas	12
1.9. Lecturas recomendadas en la Red	12
LECTURA N° 2 SISTEMAS NUMÉRICOS Y CÓDIGOS	13
2.1. Introducción	13
2.2. Sistema numérico decimal	13
2.3. Operaciones algebraicas en el sistema de numeración decimal	14
2.3.1. Resta mediante Suma	15
2.4. Sistema de numeración binario	17
2.5. Conversión de números binarios a números del sistema decimal	18
2.6. Conversión de números decimales a números binarios equivalentes	19
2.7. Operaciones algebraicas con números binarios	22
2.7.1. Suma de números binarios	22
2.7.2. Resta de números binarios	24
2.8. Sistema de numeración octal y su relación con el sistema binario	28
2.9. Sistema de numeración hexadecimal y su relación con el sistema binario	32
2.10. Códigos numéricos	36
2.10.1. Introducción	36
2.10.2. Código Gray	37
2.10.3. Código BCD	39
2.10.4. Código de Exceso-3	40
2.11. Formatos de números en las computadoras	41
2.12. Códigos alfanuméricos	44
2.13. Actividades para el lector	48
2.14. Lecturas adicionales recomendadas	48
LECTURA N° 3 LEYES DE BOOLE	49
3.1. Introducción	49
3.2. Postulados básicos de las Leyes de Boole	49
3.2.1. Primer Postulado	49
3.2.2. Segundo Postulado	50
3.2.2.1. Función lógica AND	50
3.2.2.2. Función lógica OR	53
3.2.3. Tercer Postulado	56
3.3. Clasificación de los circuitos lógicos que se construyen a partir de las leyes de Boole	57
3.4. Circuitos lógicos combinacionales de baja complejidad que son utilizados habitualmente para obtener circuitos lógicos de alta complejidad	59

3.4.1. Compuerta lógica NAND	59
3.4.2. Compuerta lógica NOR	60
3.4.3. Compuerta lógica INHIBIT	62
3.4.4. Compuerta lógica OR-EXCLUSIVO también llamada OR-X	64
3.4.5. Compuerta lógica COMPARACIÓN también llamada COMPUERTA LÓGICA DE IDENTIDAD LÓGICA	65
3.5. Conclusión	66
3.6. Actividades para el lector	67
3.7. Lecturas Adicionales Recomendadas	68
LECTURA N° 4 MEMORIAS DE LAS COMPUTADORAS Y ELEMENTOS DE LA UNIDAD DE CONTROL	69
4.1. Introducción	69
4.2. Estructura física y lógica de las memorias	69
4.3. Clasificación de las memorias	71
4.3.1. Clasificación de las memorias acorde a las posibilidades de lectura y escritura	71
4.3.2. Clasificación de las memorias acorde al método de acceso a los datos e instrucciones	72
4.3.3. Clasificación de las memorias acorde a la persistencia de los datos e instrucciones	72
4.3.4. Clasificación de las memorias acorde a la tecnología con la cual se implementa	73
4.4. Algunos elementos de la arquitectura de la Unidad de Control	74
4.5. Ciclo de la Instrucción	76
4.6. Buses	79
4.7. Estructura de tres buses	80
4.8. Actividades para el lector	81
4.9. Lecturas adicionales recomendadas	81
LECTURA N° 5 ESTUDIO DE LA ESTRUCTURA DE UNA COMPUTADORA BÁSICA	82
5.1. Introducción	82
5.2. El sistema reloj de la CPU	85
5.3. El sistema decodificador de funciones	90
5.3.1. Circuitos combinatorios	90
5.3.1.1. Análisis de circuitos combinatorios	90
5.3.1.2. Diseño de circuitos combinatorios	93
5.3.1.2.1. Deducción de la ecuación lógica a partir de la Tabla de Verdad	93
5.3.1.2.2. Deducción de la ecuación lógica a partir de la Tabla de Verdad para el Decodificador de Funciones de la Unidad de Control	93
5.3.1.3. A partir de la ecuación lógica dibujar el diagrama circuital	95
5.4. Manipulación algebraica de las funciones booleanas	96
5.5. Deducción de la ecuación lógica a partir de la Tabla de Verdad para la Unidad Aritmético Lógica	104
5.6. Actividades para el lector	113
5.7. Lecturas adicionales recomendadas	119

8.8. El mismo problema, distintas soluciones	218
8.9. Actividades para el lector	224
8.10. Lecturas adicionales recomendadas	225
LECTURA N° 9 EL FORMATO DE LA INSTRUCCIÓN Y LOS FLIP-FLOP	226
9.1. Introducción	226
9.2. De cómo el formato de la instrucción modela la arquitectura de las computadoras	226
9.2.1. Primer Modelo: Palabra de Instrucción de cuatro direcciones	227
9.2.2. Segundo Modelo: Palabra de Instrucción de tres direcciones	229
9.2.3. Tercer Modelo: Palabra de instrucción de dos direcciones	232
9.2.4. Cuarto Modelo: Palabra de Instrucción de una dirección	235
9.3. Otras Estructuras	238
9.4. Resolución de Problemas	238
9.5. Circuito lógico Flip Flop	241
9.6. Circuito Lógico Flip Flop SR	246
9.7. Flip Flop Tipo T	251
9.8. Flip Flop tipo D (Delay)	255
9.9. Flip Flop tipo JK	259
9.10. Flip Flop Combinado	261
9.11. Flip Flop JK "Master Slave"	263
9.12. Flip Flop Implementación NAND	266
9.12.1. Introducción	266
9.12.2. Flip Flop rs implementación NAND	266
9.12.3. Flip Flop T implementación NAND	270
9.12.4. Flip Flop SRT Sincrónico con SET-RESET implementación NAND	270
9.12.5. Flip Flop JK Sincrónico con SET-RESET implementación NAND	271
9.12.6. Resumen de las Tablas Características y de las Tablas de Excitación de los Flip Flop programables válidas para ambas implementaciones	271
9.13. Actividades para el lector	272
9.14. Lecturas adicionales recomendadas	274
LECTURA N° 10 REGISTROS Y CONTADORES	275
10.1. Introducción	275
10.2. FF JK Master Slave programado como D (Master-Slave)	276
10.3. Registros de entrada en paralelo y salida en paralelo	276
10.4. Registros de entrada serie y salida serie	277
10.5. Registros de entrada serie y salida en paralelo	280
10.6. Registros de entrada en paralelo y salida serie	280
10.7. Contadores	282
10.7.1. Introducción	282
10.7.2. Contadores asincrónicos	282
10.7.3. Contadores sincrónicos	285
10.7.4. Contadores naturales o sistemáticos	288
10.7.4.1. Contadores naturales regresivos	288
10.7.4.2. Contadores reversibles sincrónicos (<i>up-down counters</i>)	290
10.7.5. Contadores codificados	291
10.7.6. Contadores con acarreo progresivo (<i>counters with ripple carry</i>)	293
10.7.7. Contadores no secuenciales	295

10.8. Un método simplificado de diseño de contadores sincrónicos	298
10.8.1. Diseño de contadores sincrónicos naturales	298
10.8.2. Aplicación del método de Diseño Sistemizado	302
10.8.3. Diseño de contadores sincrónicos codificados	303
10.9. Diseño de contadores sincrónicos mediante el método de los diagramas de circulación también llamado diagrama de estados	308
10.10. Actividades para el lector	311
10.11. Lecturas adicionales recomendadas	312
LECTURA N° 11 MICROPROCESADORES	313
11.1. Introducción	313
11.2. Definición de microprocesador	313
11.2.1. Un poco de historia	314
11.2.2. La historia continúa y se cumple el precepto: "Creced y multiplicaos"	317
11.2.3. La aplicación de los microprocesadores en los sistemas de control	317
11.3. El microprocesador Signetics 2650	320
11.3.1. Arquitectura del Signetics 2650	320
11.3.1.1. Significado semántico del bit RS de la PSW	322
11.3.1.2. Significado semántico de los bits CC1 y CC0 de la PSW	322
11.3.1.3. Significado semántico de los bits SP2, SP1 y SP0 de la PSW	323
11.4. Repertorio de Instrucciones del Signetics 2650	325
11.5. Modos de direccionamiento del signetics 2650 con el concepto CICS	326
11.5.1. Direccionamiento inherente o <i>Register Addressing(Z)</i>	326
11.5.2. Direccionamiento Inmeditato o <i>Immediate Addressing (I)</i>	327
11.5.3. Direccionamiento Relativo o <i>Relaive Addressing(R)</i>	328
11.5.4. Direccionamiento Absoluto o <i>Absolute Addressing (A)</i>	331
11.6. Memoria Virtual	336
11.7. Algunas Instrucciones del repertorio del 2650	337
11.7.1. Análisis del ciclo de instrucción LOAD/STORE	337
11.7.1.1. Instrucciones de carga (LOAD)	338
11.7.1.1.1. Ciclo de la instrucción LODZ	338
11.7.1.1.2. Ciclo de la instrucción LODI	340
11.7.1.1.3. Ciclo de la instrucción LODR	341
11.7.1.1.4. Ciclo de la instrucción LODA	344
11.7.1.2. Instrucciones de almacenamiento (STORE)	347
11.7.1.2.1. Ciclo de la instrucción STRZ	347
11.7.1.2.2. Ciclo de la instrucción STRR	349
11.7.1.2.3. Ciclo de la instrucción STRA	351
11.8. Los microprocesadores de 8 bits de Intel y Zilog	354
11.8.1. Los microprocesadores de Intel 8080/8085	354
11.8.2. Comparación de arquitecturas entre los microprocesadores de Intel 8080/8085 y Signetics 2650	355
11.8.3. Los microprocesadores de Intel 8080/8085 y el Z-80	356
11.8.4. Formatos de instrucción en los microprocesadores de Intel 8080/8085 y el Z-80	356
11.9. Actividades para el lector	365
11.10. Lecturas adicionales recomendadas	367

LECTURA N° 12 MICROPROCESADORES Y COMPUTADORAS	368
12.1. Los microprocesadores INTEL 8086/8088	368
12.2- Los microprocesadores como motor de cambio social	373
12.3. Los microprocesadores y las computadoras personales	374
12.3.1. Introducción	374
12.3.2. La TRS-80 de RADIO SHACK (División de TANDY CO.- TEXAS)	374
12.3.3. IBM entra en el negocio de las microcomputadoras	375
12.3.4. Esquema de la PC-XT y algunos datos importantes	377
12.4. Operaciones de Entrada/Salida	380
12.5. PC-AT (La segunda generación)	381
12.6. PC-AT 386 (La tercera generación)	382
12.7. PC-AT 486 (La cuarta generación)	387
12.8. La 5ª Generación de computadoras basadas en microprocesadores	392
12.9. Bus Local PCI (Peripheral Componente Interconnect)	394
12.10. EL microprocesador PENTIUM MMX	396
12.11. Algunos detalles finales de la 5ª Generación	396
12.12. La 6ª generación de computadoras basadas en los microprocesadores	396
12.13. Tecnologías de memorias y valores significativos	402
12.13.1. La tecnología que se emplea	403
12.13.2. La frecuencia de trabajo	403
12.13.3. El ancho del bus	404
12.13.4. La velocidad de transferencia o Ancho de Banda	404
12.13.5. La latencia	404
12.14. Séptima generación de computadoras basadas en microprocesadores	406
12.15. Actividades para el lector	407
12.16. Lecturas adicionales recomendadas	413
LECTURA N° 13 MICROPROCESADORES DE OCTAVA GENERACIÓN, INTERNET Y OTROS TEMAS CONEXOS	415
13.1. Procesadores de Octava Generación	415
13.2. Procesadores de multinúcleo	416
13.2.1. Introducción	416
13.2.2. Procesadores de dos núcleos	417
13.2.3. Hyperthreading	418
13.2.4. Procesadores Xeon Dual Core	419
13.2.4.1. Pentium Core Duo (2006-2008)	420
13.2.5. El Intel Pentium M(2003-2008) y el concepto Centrino	420
13.2.6. Familia Xeon: El Intel Core 2(2006-2009)	423
13.2.6.1. El Intel Core 2 Duo (2006-2009)	424
13.2.6.2. El Intel Core 2 Quad (2007)	424
13.2.6.3. El esquema de una computadora	426
13.2.6.4. El Intel Atom (2008)	426
13.2.6.5. Nuevos miembros de la familia Xeon: Intel core I3, I5 e I7	428
13.2.6.5.1. Intel Core I3	429
13.2.6.5.2. Intel Core I5	430
13.2.6.5.3. Intel Core I7	431
13.3. Para Supercomputadoras, una opción: El microprocesador Itanium	433
13.4. Microprocesadores AMD	434

13.4.1. El microprocesador Opteron	434
13.4.2. El microprocesador Athlon 64	434
13.5. Supercomputadoras y Macrocomputadoras	435
13.5.1. Supercomputadoras	435
13.5.2. Macrocomputadoras	437
13.6. Red de Computadoras	438
13.6.1. Definición de Red de Computadoras	438
13.6.2. Computadoras con funciones distintas	439
13.6.3. Arquitecturas de Vinculación	439
13.7. No siempre hablar de redes implica hablar de Internet	441
13.8. Elementos adicionales(e imprescindibles)para materializar una red	441
13.9. Hub, Swintches y Routers	443
13.10. NIC (Tarjeta Interfaz de Red)	444
13.11. NOS (Sistemas operativos de red)	445
13.12. Protocolos	445
13.13. Cables que se utilizan en las redes	445
13.14. Redes inalámbricas	447
13.15. Internet	448
13.16. Modem	450
13.17. Redes que combinan cables y comunicación inalámbrica	451
13.18. Acerca de Apple	452
13.19. Actividades para el lector	453
13.20. Lecturas adicionales recomendadas	458
LECTURA N° 14 MEMORIAS MASIVAS DE DATOS	459
14.1. Introducción a las Memorias Masivas de Datos	459
14.2. Memorias auxiliares de grabación y lectura magnéticas	460
14.2.1. Breves nociones de magnetismo	460
14.2.2. Campo magnético	462
14.2.3. Electromagnetismo	463
14.2.4. Principio de generación de corriente	464
14.2.5. Discos rígidos o duros	465
14.2.5.1. Introducción	465
14.2.5.2. Características físicas del disco duro	465
14.2.5.3. Grabación y Lectura de Bits Magnéticos	467
14.2.5.4. Densidad de grabación	469
14.2.5.5. Estructura lógica del Disco Duro	470
14.2.5.6. Tiempo de acceso	472
14.2.5.7. Intercalado (Interleave)	472
14.2.5.8. Comunicación del HD con la CPU	473
14.2.6. Discos Flexibles	474
14.2.7. Cintas magnéticas	474
14.3. Memorias Auxiliares de Grabación y Lectura mediante Rayo Láser	475
14.3.1. Introducción	475
14.3.2. Breves nociones acerca del láser	475
14.4. Discos ópticos	478
14.4.1. Introducción	478
14.4.2. Características físicas y lógicas de los CD	478
14.4.3. Lectora de los CD y los DVD	481

14.4.4. Modos de grabación	482
14.4.5. DVD	482
14.4.6. Medios Magnéticos Ópticos	482
14.5. Memorias de Estado Sólido	482
14.5.1. Introducción	482
14.5.2. Aspecto físico externo de los Pendrive	483
14.5.3. Capacidad de almacenamiento de los Pendrive	484
14.5.4. Componentes y funcionamiento de los Pendrive	484
14.5.5. Memorias Flash	484
14.5.6. Tarjetas de memoria	487
14.5.7. El destino de las memorias masivas magnéticas	488
14.7. Actividades para los lectores	489
14.8. Lecturas adicionales recomendadas	494
LECTURA N° 15 UNIDADES DE ENTRADA Y SALIDA DE DATOS	493
15.1. Las unidades de entrada/salida de datos	493
15.2. Unidades de entrada	493
15.2.1. El teclado	494
15.2.2. El mouse	495
15.2.3. Pantalla táctil (Touch Screen)	495
15.3. Unidades de salida	497
15.3.1. Monitores de computadoras	497
15.3.1.1. Monitores de Tubos de Rayos Catódicos (CRT)	497
15.3.1.2. Monitores LCD	501
15.3.1.3. Monitores LED	503
15.3.2. Impresoras	503
15.3.2.1. Introducción	503
15.3.2.2. Impresoras de inyección de tinta y multifunción	504
15.3.2.3. Impresoras de tóner o laser y multifunción	507
15.3.2.4. Otras impresoras	509
15.4. Actividades para el lector	510
15.5. Lecturas adicionales recomendadas	514
ANEXO N° 1 RESPUESTAS A LAS PROPUESTAS A LOS LECTORES	515
LECTURA N° 1	515
LECTURA N° 2	517
LECTURA N° 3	519
LECTURA N° 4	520
LECTURA N° 5	521
LECTURA N° 6	526
LECTURA N° 7	532
LECTURA N° 8	533
LECTURA N° 9	540
LECTURA N° 10	543
LECTURA N° 11	546
LECTURA N° 12	549
LECTURA N° 13	556

LECTURA N° 14	560
LECTURA N° 15	563
INDICE ALFABÉTICO	569