

Índice de contenidos

Índice de acrónimos y abreviaturas	ii
Índice de contenidos	iv
Índice de figuras	viii
Índice de tablas	xii
Resumen	xiii
Abstract	xiv
1. Introducción	1
1.1. Conformación de haz	1
1.1.1. ¿Por qué trabajar en el dominio digital?	3
1.2. Alcance y organización del proyecto	4
1.3. Repositorio del proyecto	4
2. Planteo del receptor	5
2.1. Conjunto de antenas	5
2.2. <i>Front-end</i> de RF	6
2.3. Sistema de adquisición	7
2.3.1. Placa de adquisición AD9249-65EBZ	7
2.3.2. Placa de control y procesamiento CIAA-ACC	9
2.3.3. Diseño del sistema	11
2.4. Procesamiento externo	12
2.5. Servidor de capturas en tiempo real	12
2.6. Áreas de trabajo del proyecto	13
3. Análisis del enlace de RF con un satélite LEO	14
3.1. Consideraciones de corrimiento Doppler	14
3.2. Planteo del sistema de recepción	16
3.3. Determinación de la ganancia de la cadena de acondicionamiento	17
3.4. Análisis de potencia	18
3.4.1. Evaluación del peor caso	20
3.4.2. Evaluación del mejor caso	20
3.5. Ruido introducido por el ADC	20
3.5.1. Ruido térmico	21
3.5.2. Ruido de cuantización	21

3.5.3. Ruido por <i>jitter</i>	22
3.5.4. SNR a la salida del ADC en función de la ganancia de la cadena de recepción	23
3.6. Determinación de la SNR requerida a la salida del ADC	24
3.6.1. Requerimiento de SNR a la entrada del demodulador	24
3.6.2. Ganancias por procesamiento	25
3.7. Rango de valores posibles de G	26
4. Preprocesamiento de los datos adquiridos	28
4.1. Requerimientos de diseño	28
4.2. Diseño conceptual	28
4.3. Prueba de concepto en <i>software</i>	30
4.4. Implementación en <i>hardware</i>	31
4.4.1. Bloques de propiedad intelectual empleados	32
4.4.2. Módulos desarrollados	32
4.4.3. Filtros y decimación	33
4.4.4. Herramientas de <i>debug</i>	36
4.4.5. Cruces de dominio de reloj (CDCs)	37
4.4.6. Implementación en Vivado	37
4.4.7. Mezcladores	40
4.4.8. Filtros	41
4.5. Verificación con UVM	42
4.5.1. Estructura de la simulación	42
4.5.2. Casos simulados y resultados	43
4.6. Integración con el sistema de adquisición	45
4.6.1. Recreación del proyecto preexistente	46
4.6.2. Módulos y bloques de IP empleados en la integración	46
4.6.3. Diferencias de interfaz	47
4.6.4. Cruces de dominio de reloj (CDCs)	48
4.6.5. Adaptación de los <i>constraints</i> del proyecto	49
4.7. Refactorización del código preexistente	50
4.8. Modificaciones y ampliaciones	52
4.8.1. Ajuste de la precisión en el incremento de fase	52
4.8.2. Ampliación de las herramientas de <i>debug</i>	52
4.8.3. Configuración de frecuencia y sentido de rotación del espectro	53
4.8.4. Modificaciones a los filtros	54
4.8.5. Incorporación de múltiples canales de frecuencia	56
4.9. Optimizaciones	57
4.9.1. Etapa de preprocesamiento	57
4.9.2. Utilización de recursos de la FPGA previo al manejo de canales de frecuencia	58
4.9.3. Manejo de canales de frecuencia	59
4.9.4. Optimizaciones adicionales	63
5. Procesamiento externo	65
5.1. Flujo de trabajo en GNU Radio	65
5.2. Comprobación de algoritmos preexistentes	66
5.3. Desarrollo de algoritmos propios	68
5.3.1. Conformador de haz a partir de dirección de arribo	68

5.3.2.	Seguimiento y conformación de haz a partir de TLE	68
5.3.3.	Pruebas en capturas reales	70
5.3.4.	Comunicación entre CIAA-ACC y GNU Radio	71
5.3.5.	Lector de encabezado	73
5.3.6.	Lectura del CRC	73
5.3.7.	Comprobación de funcionamiento	74
5.4.	Validación de la cadena de adquisición y procesamiento	77
5.4.1.	Adaptación del emulador	78
5.4.2.	Extensión a 16 señales	78
5.4.3.	Incorporación del ángulo de acimut	79
6.	Captura de datos a demanda	83
6.1.	Diseño conceptual	83
6.2.	Implementación del servidor	84
6.2.1.	Gestión de sesiones activas	84
6.2.2.	Manejo de cliente	85
6.2.3.	Etapas de captura, procesamiento y envío a clientes	87
6.2.4.	Control de acceso a recursos compartidos	89
6.3.	Implementación del cliente	90
6.4.	Compilación	90
6.5.	Capturas de prueba	91
6.5.1.	Verificación del sistema de control de acceso	92
7.	Interfaz de usuario	93
7.1.	Requerimientos	93
7.2.	Diseño conceptual	94
7.3.	Selección de entorno de desarrollo	94
7.4.	Manejo de procesos en simultáneo	94
7.4.1.	Interacción con el SoC	95
7.4.2.	SDR	95
7.4.3.	Servidor de transmisión de datos	96
7.5.	Parámetros configurables	96
7.5.1.	Codificación de valores de frecuencia	96
7.5.2.	Terminales de control	97
7.5.3.	Archivo de configuración	97
7.6.	<i>Front-end</i>	97
7.6.1.	Diseño conceptual	98
7.6.2.	Implementación	98
8.	Trabajo a futuro	102
8.1.	Calibración entre canales del ADC	102
8.2.	Visualización de múltiples canales de frecuencia en simultáneo	102
8.3.	Verificación del CRC-32	103
8.4.	Extensión a señales complejas en banda base	103
8.5.	Reconfiguración de los filtros	103
8.6.	Análisis de escalabilidad	103
8.7.	Integración del servidor de transmisión de capturas	104
8.8.	Ampliaciones a la GUI	104

9. Conclusiones	106
<i>A. Two-Line Element set</i>	108
B. Tipos de datos en GNU Radio	110
C. Mapeo de registros de configuración	112
Bibliografía	114
Agradecimientos	120